

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

11046 U.S. PTO  
10/027737  
12/21/01

In re application of:  
Masaki NAKANO et al.

Application No.: To be assigned

Filed: December 21, 2001

For: **RECORDING STATE DETECTION  
SYSTEM FOR USE IN A DISK DRIVE**

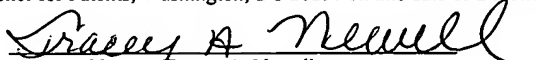
Art Unit: To be assigned

Examiner: To be assigned

Docket No.: FPM-02701

**Certificate of Express Mailing**

I hereby certify that the foregoing documents are being deposited with the United States Postal Service as Express Mail, in an envelope addressed to the Commissioner for Patents, Washington, DC 20231 on this date of December 21, 2001.

  
Name: Tracey A. Newell  
Express Mail Label: EL506926944US

**SUBMISSION OF PRIORITY DOCUMENT**

Commissioner for Patents  
Washington, DC 20231

Sir:

Attached hereto is Japanese Application No. 2000-397828, filed December 27, 2000, a priority document for the above-referenced application. Should there be any questions after reviewing this submission, the Examiner is invited to contact the undersigned at 617-951-6676.

Respectfully submitted,  
HUTCHINS, WHEELER & DITTMAR



Donald W. Muirhead  
Reg. No. 33,978  
Patent Group  
Hutchins, Wheeler & Dittmar  
101 Federal Street, Boston, MA 02110-1804

December 21, 2001  
Date

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

J1046 U.S. PTO  
10/027737  
12/21/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2000年12月27日

出 願 番 号

Application Number:

特願2000-397828

出 願 人

Applicant(s):

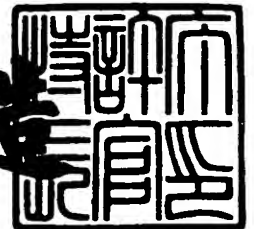
日本電気株式会社

CERTIFIED COPY OF  
PRIORITY DOCUMENT

2001年 9月 6日

特 許 庁 長 官  
Commissioner,  
Japan Patent Office

及 川 耕 造



【書類名】 特許願

【整理番号】 34803536

【提出日】 平成12年12月27日

【あて先】 特許庁長官 殿

【国際特許分類】 G11B 7/00

【発明者】

    【住所又は居所】 東京都港区芝五丁目7番1号 日本電気株式会社内

    【氏名】 中野 正規

【発明者】

    【住所又は居所】 東京都港区芝五丁目7番1号 日本電気株式会社内

    【氏名】 本間 博巳

【発明者】

    【住所又は居所】 東京都港区芝五丁目7番1号 日本電気株式会社内

    【氏名】 肥田野 正輝

【特許出願人】

    【識別番号】 000004237

    【氏名又は名称】 日本電気株式会社

【代理人】

    【識別番号】 100088328

    【弁理士】

    【氏名又は名称】 金田 暢之

    【電話番号】 03-3585-1882

【選任した代理人】

    【識別番号】 100106297

    【弁理士】

    【氏名又は名称】 伊藤 克博

【選任した代理人】

    【識別番号】 100106138

    【弁理士】

【氏名又は名称】 石橋 政幸

【手数料の表示】

【予納台帳番号】 089681

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9710078

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 記録状態検出装置およびこれを備えた情報記録再生装置

【特許請求の範囲】

【請求項 1】 デジタル化されたサンプル値を入力し、データの識別動作を行うパルス化回路であるデータ判定器と、

前記データ判定器の出力を入力し、そのサンプル値の基準レベルを判定する基準レベル判定器と、

前記サンプル値と前記データ判定器の出力の誤差を算出する誤差算出回路と、

前記誤差算出回路の出力から前記基準レベル判定器の出力を用いて振幅とアシンメトリを検出する記録状態検出回路を有する記録状態検出装置。

【請求項 2】 前記誤差算出回路は、前記サンプル値を遅延するタイミング調整回路と、前記データ判定器の出力を入力とするフィルタ回路と、前記タイミング調整回路と前記フィルタ回路の出力の差分をとる減算器を含む、請求項 1 記載の装置。

【請求項 3】 前記記録状態検出回路は、

前記誤差算出回路の出力を前記基準レベル判定器の出力により選択し、出力する複数の弁別器と、前記各弁別器の出力をそれぞれ積算する複数の積分器と、前記複数の積分器の出力から最大基準レベルと最小基準レベルの差を算出する減算器を含む振幅検出回路と、

前記最大基準レベルの積算値と前記最小基準レベルの積算値の平均を算出する平均値計算回路と、複数の基準レベル積分値の中央基準レベル積算値と前記平均値の差を計算する減算器を含むアシンメトリ検出回路を含む、請求項 1 または 2 記載の装置。

【請求項 4】 前記記録状態検出回路は、前記誤差算出回路の出力を前記基準レベル判定器の出力により選択し、出力する複数の弁別器と、前記各弁別器の出力を積算する複数の積分器と、前記積分器の出力の平均を算出する平均レベル算出回路を含み、該平均レベル算出回路の出力から平均的な振幅レベルを逐次検出する、請求項 1 または 2 記載の装置。

【請求項 5】 前記誤差算出回路の出力を前記基準レベル判定回路出力によ

り選択し、出力する複数の弁別器と、前記各弁別器の出力をそれぞれ積算する複数の積分回路と、前記積分回路の出力から記録された状態を検出する、請求項 1 から 4 のいずれか 1 項記載の記録状態検出装置。

【請求項 6】 前記データ判定器がビタビ検出器である、請求項 1 から 5 のいずれか 1 項記載の記録状態検出装置。

【請求項 7】 請求項 1 から 6 のいずれか 1 項記載の記録状態検出装置を有し、検出した記録状態から記録パワーを修正することを特徴とする情報記録再生装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、光ディスク装置、磁気ディスク装置などの情報記録装置での情報の記録状態を管理する情報検出技術に関し、特に、ビタビ検出器に代表されるデータ判定器を用いて高密度記録された情報の再生を行う場合に、チャンネルに即した最適記録条件の抽出、および記録された状態をモニターするために用いられる記録状態検出装置およびこれを使用した情報記録再生装置に関する。

【0002】

【従来の技術】

DVD (Digital Versatile Disk) に代表される光ディスク装置、磁気ディスク装置など高密度かつ大容量のディスク装置の研究開発が盛んである。中でも、記録可能な光ディスクは情報が大量に記録でき、かつ媒体互換が可能な可換性を有する媒体である。光ディスクでは、情報の記録再生にレーザ光を用い、レーザ光を情報記録面（以下媒体）に集光し、記録マークによって変調された反射光を検出して再生を行う。検出された光信号は電気信号へ変換され、再生回路に入力する。再生回路は、波形等化回路、自動利得制御回路、二値化回路などから構成され、入力された信号をデジタル化する。再生回路からのデジタル信号は PLL 回路に入力され、PLL で得られるデジタル信号に同期した再生クロックとデジタル信号はデータ弁別のために弁別回路に入力され、データが復調される。媒体への情報記録は、再生光よりも大きなパワーのビームを媒体の記録面に照射する

ことによって、記録マークを形成して行う。記録可能な光ディスクへの高密度化には、できるだけ小さなマークを精密に形成する必要があるため、マークを記録する記録パワーの精密な制御が必要である。ところが実際の光ディスク装置ではレーザ波長の変化、光スポットの歪み、周囲温度等の動的変動によって、レーザ出力を一定に保っても、媒体の情報記録面に所定の温度分布を得ることが難しい。また、媒体の交換にともなう記録媒体の感度のばらつき等が存在するため、記録媒体と記録を行う装置の適合性を向上させるためにデータの記録に先立って記録パワーを最適化するために別領域で試し書きが行われている。試し書きに関しては例えば特開平 6 - 1 9 5 7 1 3 号に開示されている。さらに、記録パワー決定には、例えば特開平 7 - 1 5 3 0 7 8 公報に記載されているように最高周波数の最密パターンと最低周波数の最疎パターンを組み合わせた組み合わせパターンでの平均レベルの差を検出して、それが略ゼロとなる（シンメトリが取れる）パワーを最適記録パワーとしている。最適記録パワーとなるように制御された記録再生方法により、記録パワーを決定し、そのパワーによりユーザデータを記録する。最適記録としたパワーでユーザデータを記録し、再生時はレーザパワーを低くして記録データの再生が行われる。また、特開平 8 - 1 2 0 0 9 号では再生信号の振幅中心が一致する記録パワーは、必ずしも再生信号のジッターが最小となる記録パワーではないので、再生信号の振幅中心が一致する記録パワーに一定の値を加えた、あるいは一定の比をかけた記録パワーで信号記録を行う方法が開示されている。

## 【 0 0 0 3 】

また、特開平 1 0 - 5 5 5 4 0 号では特に相変化媒体を用いた際に記録パターンの違いによる劣化の度合いが異なり、試し書きパターンを光スポットより長いマークの単一信号の繰り返しパターン 1 つとし、再生信号のデューティを再生信号エンベロープの平均レベルおよびオートスライスレベル（A S C レベル）から求め、最適記録パワーとする提案がされている。なお、最適記録パワーを決定するためのアシンメトリ検出の高精度化に関しては例えば特開平 7 - 1 4 1 6 5 9 号がある。

## 【 0 0 0 4 】

一方、情報再生の高い信頼性を支える技術としては幾つかの技術がある。従来、データ判定器としてはオートスライス回路等によってデータを2値化する直接パルス化回路（直接判定器）が用いられている。この方式は硬判定方式と位置づけられる。これに対し、判定対象データの前後データの状態を勘案する軟判定検出方式の一つとして最尤検出があり、再生情報の高い信頼性を支える技術としてPRML (Partial Response Maximum Likelihood) 信号処理技術がある。パルシャルレスポンス波形等化と最尤検出を組み合わせるこの方式は、再生チャネルを考慮した最尤検出器の特性を最大限に引き出すために、再生信号を波形等化によって補正後、最尤検出することが知られている。これは例えば「1994年、テレビジョン学会年次大会 (ITE' 94) 予稿集、287～288項」にPRMLに関する記述がある。

## 【0005】

光ディスクや磁気ディスクにおいて、高密度記録された情報を再生する場合、符号間干渉が大きくなり、再生振幅が低下してしまう。したがって、磁気ディスクではSNRの低下、光ディスクでは高い周波数成分の再生信号CNRが低下し、検出情報の誤り率が増加する。最尤検出方式は、決まった状態遷移を有する再生チャネルの特性を利用して情報の検出を行っており、検出器に入力される例えば4ビット程度の量子化ビット数の振幅情報列に対して、再生チャネルの特性から考えられる全ての時系列パターンの中から誤差の自乗平均が最小になるものを選択することでSNRまたはCNRが小さくても低い誤り率で情報を検出できる。実際の回路で上述の処理を行うことは、回路規模および動作速度の点で困難であるため、通常は「IEEE Transaction on Communication, vol. COM-19, Oct.1971」に示されるビタビアルゴリズムと呼ばれるアルゴリズムを用いてパスの選択を漸化的に行うことにより実現している。

## 【0006】

図17、図18、図19を用いて、光ディスク媒体に記録された情報を、最も簡単なPR(1, 1)チャネルを用いてPRML検出する場合の動作を簡単に説明する。ヘッドから読み出された信号は、例えばトランスバーサルフィルタに代表される等化器によって、PR(1, 1)チャネルになるようあらかじめ補正



する。図17に示すように、このチャンネルは、3つの基準レベル $E_i$  ( $= -1, 0, 1$ ) に分布する。この場合、チャンネルクロックごとにデジタル化された振幅情報 $x_i$ は図18に示すような2状態の遷移をする。さて、 $x_i$ に対して、基準レベルとの自乗誤差加算値 $z_n$

【0007】

【数1】

$$z_n = \sum_{i=1}^n (x_i - E_i)^2 \quad (1)$$

【0008】

が最小となる $E_i$ の列を見つけることがすなわ最尤検出にほかならない。

【0009】

しかし、 $z_n$ を最小にする $E_i$ を総当たりに計算することは、実時間上では困難であるため、通常ビタビアルゴリズムと呼ばれる手順によって $E_i$ を決定してゆく。図18の状態遷移図を時間軸上に展開した、図19に示すグラフをトレリス線図と呼ぶが、ビタビアルゴリズムでは、ある時点 $n$ で1つの状態に入力する2本のパスのうち、時点 $n-1$ までの積算値 $z_{n-1}$ の値と、時刻 $n$ で入力された $x_n$ の値から、それぞれのパスを通った場合の $z_n$ の値を計算し、より小さいパスを選択する操作を行う。ただし、パスとは、ある状態と次の時刻の状態を接続している有向グラフのことを示している。各時点ごとにこのパス選択の操作を行うことで、その時点から過去に溯っていくと、ある時点でパスが1本に収斂する。これをパスがマージしたという。パスが1本であるということは、データが確定したこととなり、それぞれのパスに相当する出力値がそのまま検出結果となるのである。通常、この $z_n$ のことをパスメトリック、1時点のパスメトリックのことをブランチメトリックと呼んでいる。

【0010】

## 【数 2】

$$\begin{aligned}
 M_n(S_0) &= \min [M_{n-1}(S_0) + (x_n + 1)^2, M_{n-1}(S_1) + x_n^2] \\
 M_n(S_1) &= \min [M_{n-1}(S_1) + (x_n - 1)^2, M_{n-1}(S_0) + x_n^2]
 \end{aligned}
 \tag{2}$$

## 【0 0 1 1】

式 2 は、上述のアルゴリズムを図 1 8 の状態遷移に適応した場合の漸化式である。  $M_n(S_1)$  は、時刻  $n$  において、状態  $S_1$  である場合の時刻  $n$  までの自乗誤差加算値  $z_n$  を表し、  $\min [a, b]$  は、  $a, b$  のうちの最小値を表す関数とする。状態  $S_0, S_1$  それぞれに入力する 1 時点前の 2 本のパスに対してそれぞれパスメトリック値を計算して、小さい方を選択後、パスメトリック値を更新する。図 1 9 は、式 2 によって各時点ごとにパスの選択を行っていった例である。太線は、時刻  $t_9$  において考えられるパスを示している。時刻  $t_0$  から  $t_6$  までは、2 本のパスが確定していないが、時刻  $t_7, t_9$  でパスがマージしている。マージ後は、マージ点以前のパスが確定し、そのパスに対応する出力値  $q_1$  を順次出力することで最尤検出が行える。

## 【0 0 1 2】

次に、ビタビ検出器の構成図を図 2 に示す。実際の回路によって構成するためには、図 3 に示すごとくブランチメトリック生成回路 1 1 によって、  $(y_n + 1)^2, y_n^2, (y_n - 1)^2$  を生成する。続いて ACS 回路 1 2 により、現在までのパスメトリック値  $M_n(S_0), M_n(S_1)$  と、このブランチメトリック値を加算し、それぞれ比較演算を行うことによって、ある状態に入力されるパスのうち一方を選択して、そのパスを通るパスメトリック値を新たなパスメトリック値として更新する。この操作を繰り返すことによって、パスが 1 本にマージして最尤なパスが検出できる。また、パスの選択情報を表す比較器出力をパスメモリ回路 1 3 に格納していき、マージ時点以前の決定したパスに相当するビット情報を出力することで、情報の検出がなされるのである。

## 【0 0 1 3】

【発明が解決しようとする課題】

特開平 7 - 1 5 3 0 7 8 公報では、最適パワー調整のための特定領域に特定のパターンを用いた試し書きにより記録パワーを決定するため、必ず特定領域まで移動し、特定のパターンを記録再生する必要があった。さらには、特定のパターンに対してアシンメトリ検出を行う回路にはアナログ回路を別に用意する必要があった。また、アシンメトリ検出に用いる最短信号は高密度化した際に C N R が小さくなり、十分な検出精度が取り難くなる問題もある。

## 【 0 0 1 4 】

特開平 8 - 1 2 0 0 9 号では再生信号の振幅中心が一致する記録パワーは必ずしも再生信号のジッターが最小となる記録パワーではないので、再生信号の振幅中心が一致する記録パワーに一定の値を加えた、あるいは一定の比をかけた記録パワーで信号記録を行う方法が開示されているが、ビタビ検出を行う装置においては、チャネルの特性に合う記録マーク形成が重要であり、シンメトリがずれる記録が必ず最良とはならない。また、複数の装置と複数のディスクの組合わせが存在し、ディスク、ヘッド、媒体の組合わせにより開示されている方法での定数は一意に決定することが難しい。

## 【 0 0 1 5 】

本発明の目的は、チャネルに即した記録状態を高精度に検出でき、どのような再生チャネルにも適用可能で、記録状態を検出するために特定のパターンを用いる必要がない記録状態検出装置を提供することにある。

## 【 0 0 1 6 】

本発明の他の目的は、上記の記録状態検出装置を備えた情報記録再生装置を提供することにある。

## 【 0 0 1 7 】

## 【課題を解決するための手段】

本発明の記録状態検出装置は、デジタル化されたサンプル値を入力し、データの識別動作を行うパルス化回路であるデータ判定器と、データ判定器の出力を入力し、そのサンプル値の基準レベルを判定する基準レベル判定器と、サンプル値とデータ判定器の出力の誤差を算出する誤差算出回路と、誤差算出回路の出力から基準レベル判定器の出力を用いて振幅とアシンメトリを検出する記録状態検出

回路を有する。

【 0 0 1 8 】

再生信号を高精度に検出可能なデータ判定器の出力を用いて、再生信号の振幅に相当する振幅量とアシンメトリに相当するアシンメトリ量を検出することにより、チャンネルに即した情報の振幅とアシンメトリを高精度に検出でき、これらを用いて記録状態の検出が可能となる。さらに、十分な検出精度がない、CNRが低い最短記録マーク信号でも精度のよいアシンメトリ検出が可能となる。また、どのようなチャンネルに対応したビタビ検出装置に対しても、チャンネルに即した回路を変更するだけで、振幅とアシンメトリを高精度に検出できる。

【 0 0 1 9 】

誤差算出回路は、サンプル値を遅延するタイミング調整回路と、ビタビ検出器の出力を入力とするフィルタ回路と、タイミング調整回路と前記フィルタ回路の出力の差分をとる減算器を含む。

【 0 0 2 0 】

記録状態検出回路は、

誤差算出回路の出力を基準レベル判定器の出力により選択し、出力する複数の弁別器と、各弁別器の出力をそれぞれ積算する複数の積分器と、複数の積分器の出力から最大基準レベルと最小基準レベルの差を算出する減算器を含む振幅検出回路と、

最大基準レベルの積算値と最小基準レベルの積算値の平均を算出する平均値計算回路と、複数の基準レベル積分値の中央基準レベル積算値と平均値の差を計算する減算器を含むアシンメトリ検出回路を含む。

【 0 0 2 1 】

記録状態検出回路のうち、平均レベル算出回路は、誤差算出回路の出力を基準レベル判定回路出力により選択出力する複数の弁別器と、前記複数の弁別回路出力をそれぞれ積算する複数の積分回路と、積分回路出力から平均的な振幅レベルを逐次検出する動作を実行する。

【 0 0 2 2 】

したがって、デジタル化する前の回路構成がDCアンプを用いた場合でも、レ

ベル検出により記録不良が判定できる。

【 0 0 2 3 】

この情報記録再生装置では、振幅、振幅レベル、アシンメトリ検出に特定のパターンを用いる必要がない。

【 0 0 2 4 】

したがって、特定パターン発生回路や振幅、振幅レベル、アシンメトリ検出のためのアナログ回路を削減できる。さらに、検出パターンは特定パターンだけに限定する必要がないのでユーザデータをそのまま利用できる。これにより、再生しながらでもマークの記録状態を逐次監視でき、記録パワー安定のためのキャリブレーション動作回数の低減が可能で、装置の高速化、安定性の向上が実現できる。

【 0 0 2 5 】

以上の結果、全てデジタル処理が可能のため高集積化しやすくなり、装置の小型化、コストの低減ができる。

【 0 0 2 6 】

【発明の実施の形態】

次に、本発明の実施の形態について図面を参照して説明する。

【 0 0 2 7 】

図 1 は本発明の一実施形態の記録状態検出装置のブロック図である。

【 0 0 2 8 】

ディスク装置から読み出された再生信号は、図 1 には図示していない帯域制限フィルタおよび等化器によって特定のチャネル特性となるように補正された後、これも図示していない PLL 回路により生成された同期クロックのタイミングで図示していない A/D 変換器によりデジタル信号  $x_i$  として読み込む。ただし、デジタル等化器を用いる場合には、A/D 変換後に等化器が接続する構成となる。 $x_i$  はビタビ検出器 1 に入力され、ビタビ検出信号を得る。ビタビ検出出力は基準レベル判定器 2 と誤差算出回路 3 に入力される。誤差算出回路 3 はデジタル信号  $x_i$  とビタビ検出出力との差  $E_i$  を算出し、記録状態検出回路 4 に出力する。記録状態検出回路 4 は基準レベル判定器 2 の出力を用いて振幅とアシンメトリを検出し、検出情報を出力する。

## 【 0 0 2 9 】

次に、ビタビ検出器 1 の詳細な構成について説明する。ここでは、例えば図 1 7 に示す状態遷移をするような光ディスクの P R ( 1 , 1 ) チャンネルでのビタビ検出を考える。図 3 はブランチメトリック計算回路 1 1 の構成例を示すブロック図である。P R ( 1 , 1 ) チャンネルは、3 値の基準レベルに分布するため、入力値  $y_i$  より、加算器 1 1 1 と乗算器 1 1 2 を用いて、 $(y_i \pm 1)^2$ 、 $y_i^2$  の 3 つのブランチメトリック値を計算する。図 4 は、A C S 回路 1 2 の構成例を示すブロック図である。3 つのブランチメトリックの各々と、1 時点前のパスメトリック値を加算器 1 2 1 で加算し、それぞれのパスを通った場合のパスメトリック値を比較器 1 2 2 で比較し、小さい方をセレクタ 2 2 3 により選択し、現時点のパスメトリック値としてレジスタ 1 2 4 に格納する。比較器 1 2 2 の出力はパスの選択情報 p 0、p 1 として出力される。また、2 つのレジスタ 1 2 4 に格納されてあるパスメトリック値を比較器 1 2 5 により比較し、その比較情報を最小パスメトリック情報として出力する。図 5 はパスメモリ回路 1 3 の構成例を示すブロック図である。A C S 回路 1 2 からのパス選択情報 p 0、p 1 はセレクタ 1 3 2 に入力され、前段に接続されたレジスタ 1 3 1 の値を選択して後段に伝える。パスメモリ回路 1 3 の初段には、状態遷移図の各パスの出力値に対応した 0 および 1 の符号を与える。パスメモリの長さが十分長ければ、各状態における検出情報はある時点でマージし、最終段では同じ情報が出力される。

## 【 0 0 3 0 】

次に、図 6 を参照すると、基準レベル判定器 2 は n 段のレジスタ 2 1 と各レジスタ出力が接続されたデコーダ回路 2 2 から構成されている。すなわち、ビタビ検出器出力の情報に従い入力パタンの判別を行い、レベル選択情報 S 0、S 1、S 2 を出力する動作を実行する。

## 【 0 0 3 1 】

次に、図 7 を参照すると、誤差算出回路 3 は、デジタル化された入力サンプル値を入力とするタイミング調整回路 3 2 と、ビタビ検出器出力を入力とする等化フィルタ回路 3 1 と、タイミング調整回路出力と等化フィルタ回路出力の誤差を算出する減算器 3 3 とから構成されている。すなわち、デジタル化された入力情

報とビタビ検出された情報の誤差の定量化を行う動作を実行する。図 8 は、通常よく用いられる等化フィルタ回路 3 1 の一つである  $(2n+1)$  タップのトランスバーサルフィルタ回路の一例を示す構成図である。この等化フィルタ回路は、 $2n$  個の遅延素子 3 1 1 と、 $(2n+1)$  個の乗算器 3 1 2 と、1 個の加算器 3 1 3 とから構成され、時系列サンプル点情報の加減算により、特定時点のサンプル値の符号間干渉を除去する動作を実行する。

## 【 0 0 3 2 】

次に、図 9 を参照すると、記録状態検出回路 4 は振幅検出回路とアシンメトリ検出回路からなっている。振幅検出回路は、基準レベル判定器 2 からの基準レベル選別信号  $S_0$ 、 $S_1$ 、 $S_2$  が選択信号として複数の弁別器 4 0 に接続され、弁別器 4 0 は誤差算出回路 3 の出力または零を選択出力する。この時の  $S_0$  は最大基準レベル判定信号、 $S_1$  は中央基準レベル判定信号、 $S_2$  は最小基準レベル判定信号を表している。各弁別器出力はそれぞれ各積分器 4 1 に供給され、一定のサンプル値に達するまで積分が行われる。積分出力のうち最大基準レベル積算値と最小基準レベル積算値は減算器 4 2 と加算器 4 3 に供給される。減算器出力は、検出情報のうち振幅量  $V_P$  として出力される。また、加算器出力は平均化回路 4 4 に入力され、最大基準レベル積算値と最小基準レベル積算値の平均が計算される。平均化回路出力は複数の基準レベル積算値の中央基準レベル積算値との差を計算する減算器 4 5 に入力され、アシンメトリ量検出情報  $S_{YM}$  として出力される。かくして得られた検出情報を用いて記録状態の検出を行う。

## 【 0 0 3 3 】

次に、図 1 0 を参照すると、他の記録状態検出回路 4 は平均的な振幅レベルを逐次検出するレベル検出回路からなっている。レベル検出回路は、基準レベル判定器 2 からの基準レベル選別信号  $S_0$ 、 $S_1$ 、 $S_2$  が選択信号として複数の弁別器 4 0 に接続され、弁別器 4 0 は誤差算出回路 3 の出力または零を選択出力する。この時の  $S_0$  は最大基準レベル判定信号、 $S_1$  は中央基準レベル判定信号、 $S_2$  は最小基準レベル判定信号を表している。各弁別器出力はそれぞれ各積分器 4 1 に供給され、一定のサンプル値に達するまで積分が行われる。各積分器 4 1 の出力は平均値算出回路 4 6 に供給レベル検出情報  $L_{EV}$  として出力される。かく

して得られた検出情報を用いて記録状態の検出を行う。

#### 【0034】

次に、本発明の第2の実施の形態について図13を参照して詳細に説明する。光ディスク媒体4の上に記録された情報を、レーザー光を集光して媒体上に照射し、その反射光量あるいは偏向を検出する光ヘッド5により再生する。ただし、図示していないサーボ回路によりフォーカス方向とトラック方向に正確に追従させる。光ヘッド5により読み出された再生信号はアンプ6によって増幅され、等化器7により、後段のビタビ検出器1で規定したチャンネルに合うように補正する。さらに、アンチエイリアシングフィルタ8を通過後、A/D変換器9でA/D変換しデジタル信号 $x_i$ が生成される。ただし、デジタル系のクロックはPLL回路10によってあらかじめ再生信号から生成しておく。 $x_i$ はビタビ検出器1と誤差検出回路3に入力される。ビタビ検出器1で最尤検出された出力は基準レベル判定器2と誤差検出回路3に入力される。誤差検出回路3ではデジタル信号 $x_i$ とビタビ検出器出力の誤差 $E_i$ を算出し、記録状態検出回路4に入力する。基準レベル判定器2はビタビ検出器出力からビタビ検出器1内の基準レベルを判定し、基準レベル選別信号 $S_n$ を出力する。記録状態検出回路4は基準レベル判定器2出力を弁別信号として、算出した誤差 $E_i$ を各基準レベルごとに弁別後積算し、振幅とアシンメトリを計算、検出情報として出力する。図示しない上位CPUは検出情報を元に記録状態を判定し、記録状態が不良の場合はパワーキャリブレーション動作、あるいは記録パワーの修正を行う動作を実行する。本実施形態における記録パワーの修正は、記録時のマーク形成を補正する記録補償波形の修正に変更してもよい。

#### 【0035】

以下、本実施形態の動作について説明する。まず、誤差検出回路3の動作について図11を用いて説明する。図11中実線がタイミング調整後のデジタル化された再生信号、点線がビタビ検出後のフィルタ処理した再生信号、×印がサンプル点、基準レベル判定器2の判定結果を $S_n$ 、基準レベル1, 0, -1に対する出力を $S_0$ ,  $S_1$ ,  $S_2$ 、各サンプル点での $S_n$  ( $n=0, 1, 2$ ) のオン/オフ状態を時系列で図示してある。デジタル化された再生信号のサンプル値 $x_i$ は



タイミング調整回路 3 2 でビタビ検出後の再生信号と位相の同期をとり、減算器 1 3 にてデジタル化された再生信号とビタビ検出器出力との差  $E_i$  を演算する。ビタビ検出器出力から同時に基準レベル判別器 2 において基準レベルの判別を行う。記録状態検出回路 4 はデジタル化されたサンプル値  $x_i$  と基準レベルとの誤差  $E_i$  を  $S_n$  ( $n = 0, 1, 2$ ) を弁別信号として一定数積算する動作を行い、演算処理にて、振幅に相当する  $V_P$  とアシンメトリ量に相当する  $S_{YM}$ 、あるいはレベルに相当する  $L_{EV}$  を算出する動作を行う。一方、誤差検出から記録状態検出処理までの動作については図 1 2 のタイミング図に従って実行される。すなわち、ID を検出後、一定時間後にクリア信号により検出データは 0 クリアされる。データ部検出後にスタート信号によりデータの弁別、積算、演算が行われる。この時データ数は一定数に達するまでサンプルする。ラッチ信号にてデータを検出情報として確定、出力する動作を行う。

## 【 0 0 3 6 】

図 1 4 は記録状態の判定の一例で、記録パワーに対する振幅量  $V_P$  とアシンメトリ量  $S_{YM}$  とエラー率  $B_{ER}$  の関係を示した図である。図中斜線部分が許容範囲を示し、振幅量  $V_P$  が一定以上かつアシンメトリ量  $S_{YM}$  が 0 に近い場合にエラー率  $B_{ER}$  が低くなる。

## 【 0 0 3 7 】

上記実施形態ではクリア信号とデータ処理は 1 セクタで処理しているが、数セクタを 1 つのブロックとしたブロック処理とする構成としてもよい。さらには、データのクリアとデータ演算処理のタイミングは ID、データ部の検出信号に限定されうるものではない。

## 【 0 0 3 8 】

本発明の他の実施の形態の基本的構成は上記の通りであるが、ビタビ検出器 1 のブランチメトリック計算回路 1 1 についてさらに工夫している。ビタビ検出器 1 の構成を図 1 5 に、PR (1, 1) チャネルでのブランチメトリック計算回路の構成を図 1 6 に示す。図 1 5 において、ビタビ検出器 1 のブランチメトリック計算回路 1 1 に新基準レベル設定回路 1 5 が設けられている。この新基準レベル設定回路 1 5 は、ブランチメトリック計算回路 1 1 における基準レベルを変更す

る動作を行う。図示しない上位CPUは検出情報を元に記録状態を判定し、デジタル化された再生信号とビタビ検出器出力との差 $E_i$ を小さくするように新基準レベル設定回路15に新たな基準レベルを設定する。

#### 【0039】

このように、本実施形態では、記録状態検出回路出力を用いてブランチメトリック計算回路内の基準レベルを変更する形態としているので、記録状態が固定されたROM媒体に対しても最適にビタビ検出ができる。しかも、本実施形態では、記録状態検出回路の出力を利用しているので、基準レベルとの誤差を検出するための別の回路構成を必要としない。

#### 【0040】

#### 【発明の効果】

以上説明したように、本発明は下記のような効果がある。

- 1) チャンネルに即した記録状態を高精度に検出できる。この理由は、再生信号の検出が高精度に可能なビタビ検出器出力とデジタル化した再生信号との差を用いて記録された状態の検出を行っているので、ビタビ検出器での各基準レベルとの差から誤差検出が可能となるからである。さらには、前記誤差の組み合わせにより、等化的に振幅とアシンメトリの検出が可能となるからである。
- 2) どのような再生チャンネルにも適用可能である。この理由は、ビタビ検出器出力と基準レベル判定回路を用いてデータの記録状態を検出するという構成を用いているため、ビタビ検出が可能であるチャンネルでは、本発明の記録状態の検出が可能となるからである。
- 3) 記録状態を検出するために特定のパターンを用いる必要がない。この理由は、基準レベル判定回路が設けられているので、データを限定する必要がなくなるからである。
- 4) 記録パワー安定のためのキャリブレーションを過剰に行う必要がなく、キャリブレーション動作回数の低減、キャリブレーション領域への移動回数の低減が可能で、装置の高速化、安定性の向上が実現できる。この理由は、状態を判定するデータに制約を設ける必要がなく、ユーザデータを常時直接監視することが可能となるからである。

【 0 0 4 1 】

以上説明したように、本発明によれば、ビタビ検出器出力と基準レベル判定回路を用いてデータの記録状態を検出するという基本構成に基づき、チャンネルに即した記録状態が高精度に検出が可能な情報記録再生装置の提供が可能となる。また、ユーザデータを常時直接監視できるので、好適時にパワーキャリブレーション動作が可能で、データ記録処理時間を増大させることなく最適書き込みレーザーパワーを維持できる効果が得られる。

【図面の簡単な説明】

【図 1】

本発明の一実施形態の記録状態検出装置の構成図である。

【図 2】

ビタビ検出器 1 の構成図である。

【図 3】

ブランチメトリック計算回路 1 1 の構成図である。

【図 4】

A C S 回路 1 2 の構成図である。

【図 5】

パスメモリ回路 1 3 の構成図である。

【図 6】

基準レベル判定器 2 の構成図である。

【図 7】

誤差算出回路 3 の構成図である。

【図 8】

等化フィルタ回路 3 1 の構成図である。

【図 9】

記録状態検出回路 4 の構成図である。

【図 1 0】

記録状態検出回路 4 の他の構成図である。

【図 1 1】

記録状態検出回路 4 の動作を時系列に示した図である。

【図 1 2】

記録状態検出回路 4 の動作を説明するタイミング図である。

【図 1 3】

本発明の一実施形態の情報記録再生装置の構成図である。

【図 1 4】

記録状態を判定するための振幅量  $V P$  とアシンメトリ量  $S Y M$  とエラー率の関係例を示す図である。

【図 1 5】

ビタビ検出器 1 の他の構成図である。

【図 1 6】

図 1 5 のビタビ検出器におけるブランチメトリック計算回路の構成図である。

【図 1 7】

$P R (1, 1)$  チャンネルにおけるサンプル値の頻度分布を示す図である。

【図 1 8】

$P R (1, 1)$  チャンネルの状態遷移図である。

【図 1 9】

$P R (1, 1)$  チャンネルにおけるビタビ検出時のトレリス線図である。

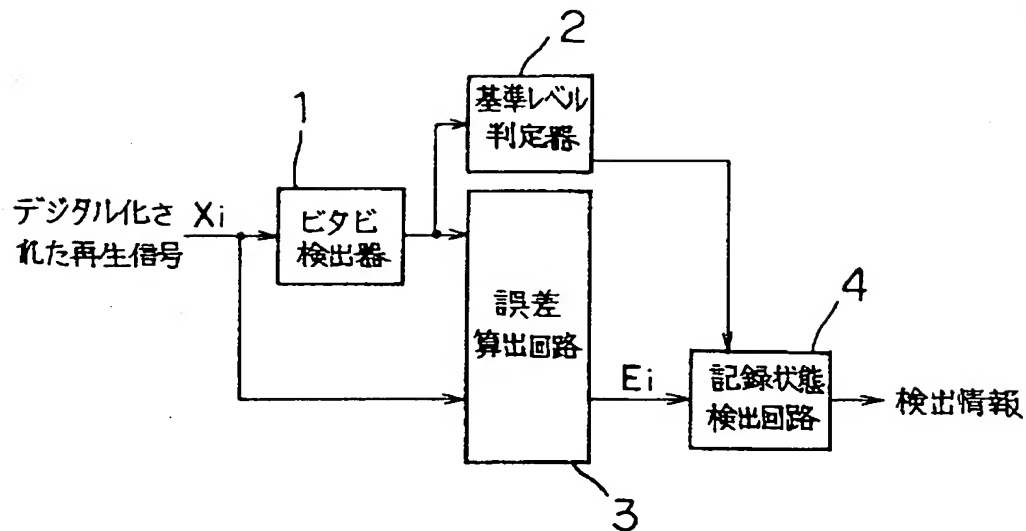
【符号の説明】

- 1     ビタビ検出器
- 2     基準レベル判定器
- 3     誤差検出回路
- 4     記録状態検出回路
- 5     光ヘッド
- 6     アンプ
- 7     等化器
- 8     ローパスフィルタ
- 9     A/D変換器
- 10    PLL回路

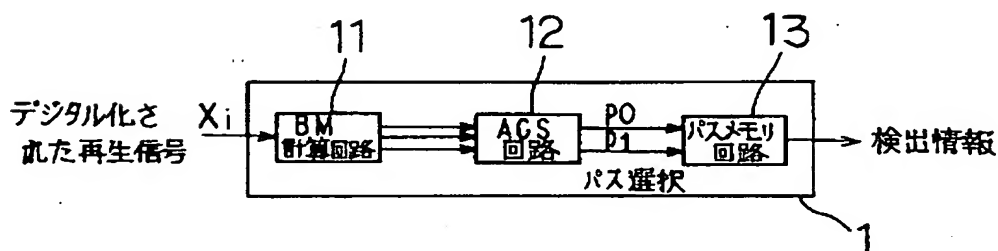
- 1 1     ブランチメトリック計算回路
- 1 2     A C S 回路
- 1 3     パスメモリ回路
- 1 4     光ディスク媒体
- 1 5     新基準レベル設定回路
- 2 1、1 2 4、1 3 1、3 1 1     レジスタ
- 2 2     デコーダ回路
- 3 1     等化フィルタ回路
- 3 2     タイミング調整回路
- 3 3、4 2、4 5     減算器
- 4 0、1 2 3、1 3 2     セレクタ
- 4 1     積分器
- 4 3、1 1 1、1 2 1、3 1 3     加算器
- 4 4     平均化回路
- 4 6     平均化回路
- 1 1 2、3 1 2     乗算器
- 1 2 2、1 2 5     比較器

【書類名】 図面

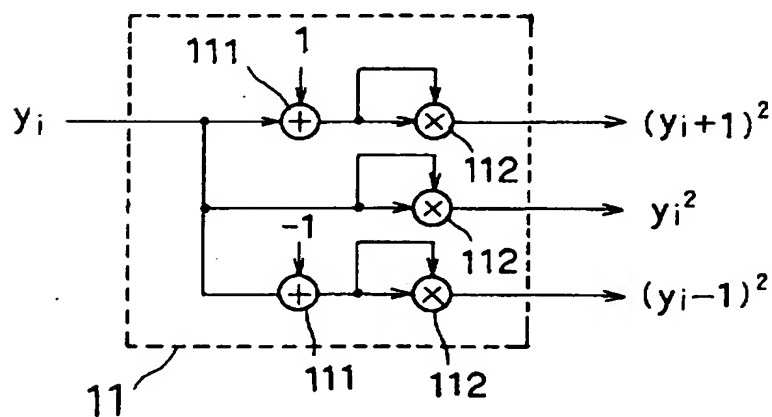
【図 1】



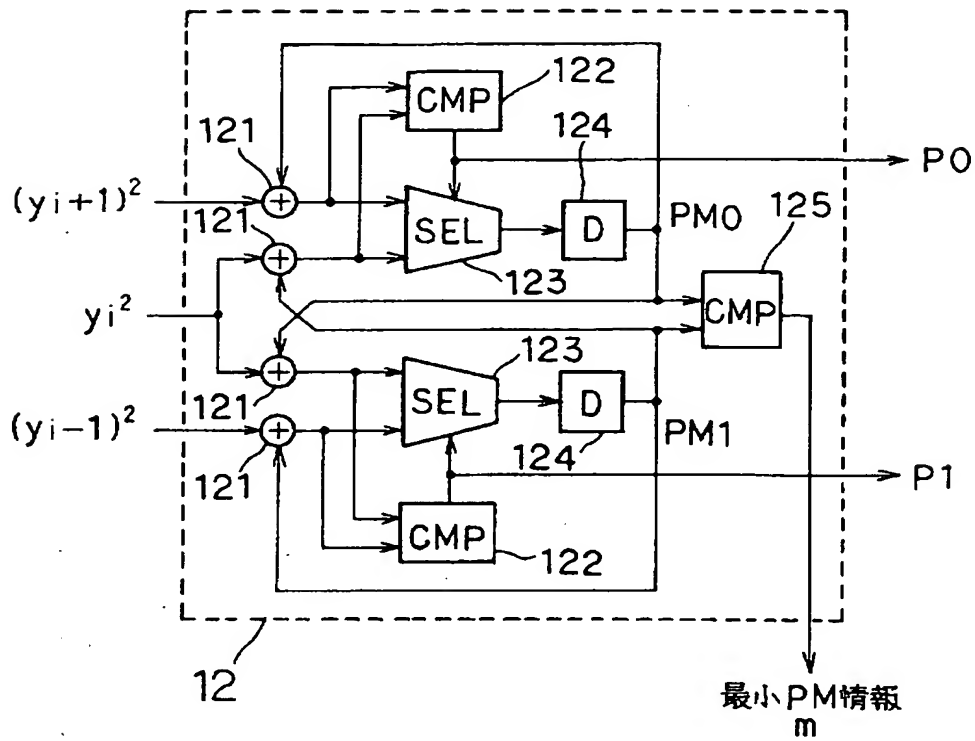
【図 2】



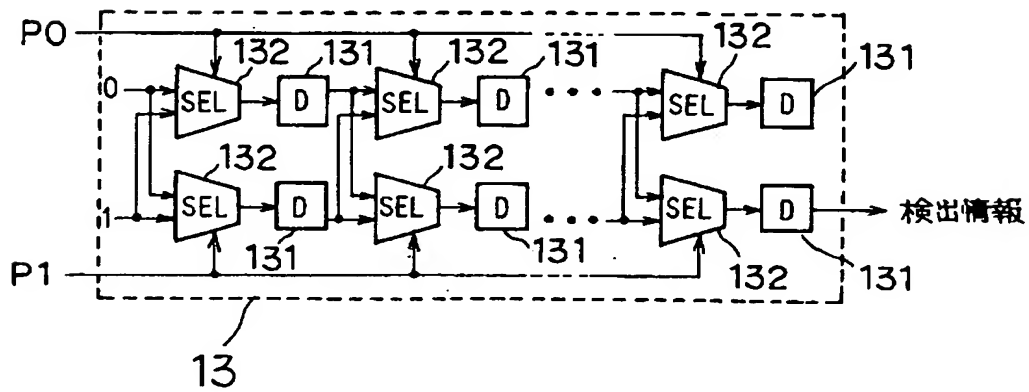
【図 3】



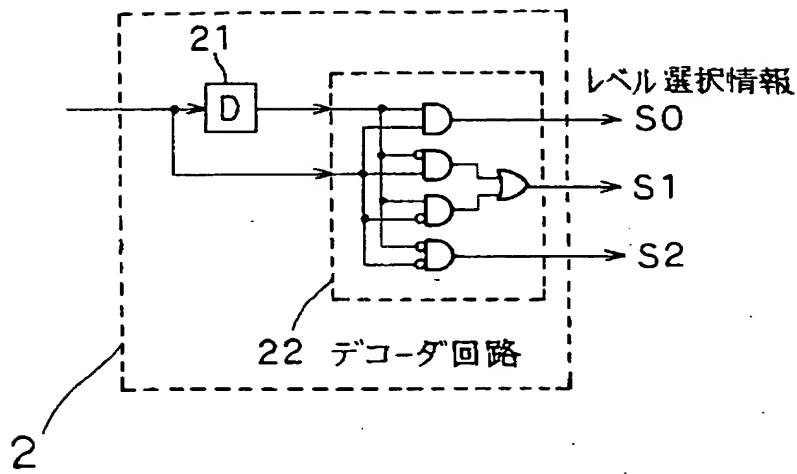
【図 4】



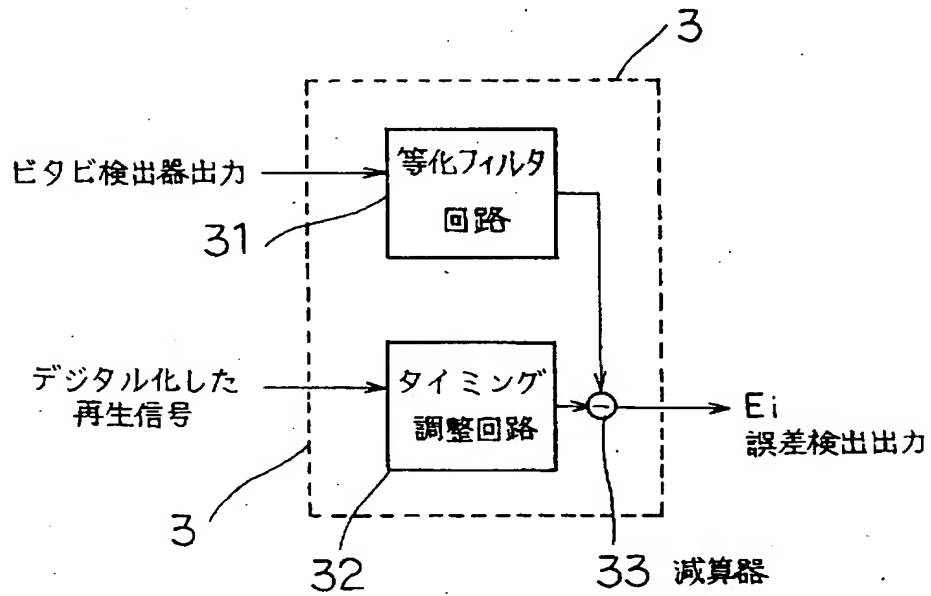
【図 5】



【図 6】

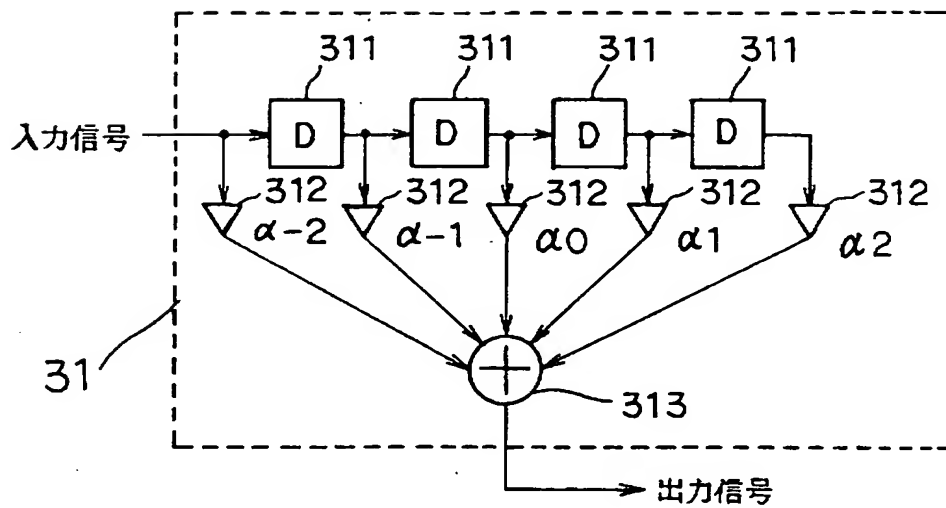


【図 7】

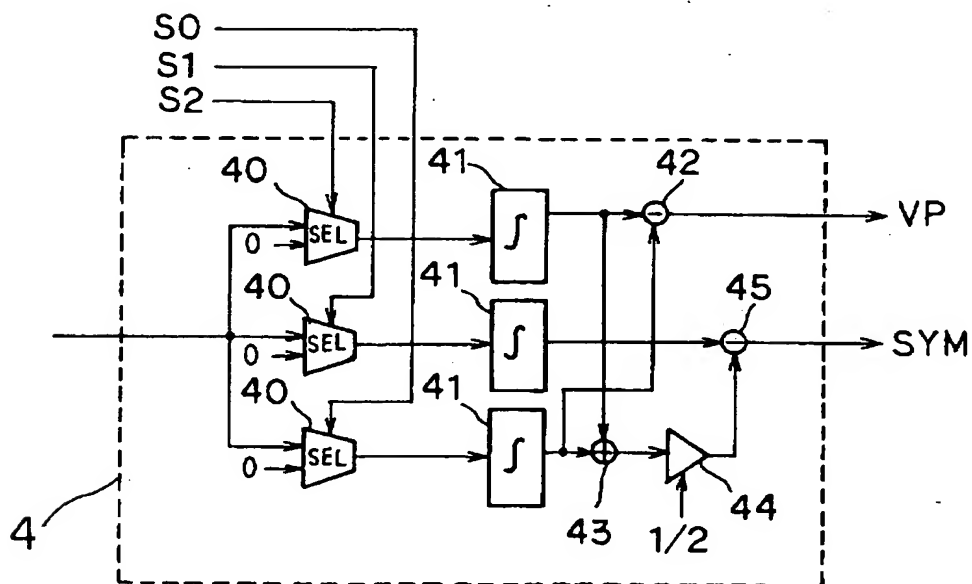




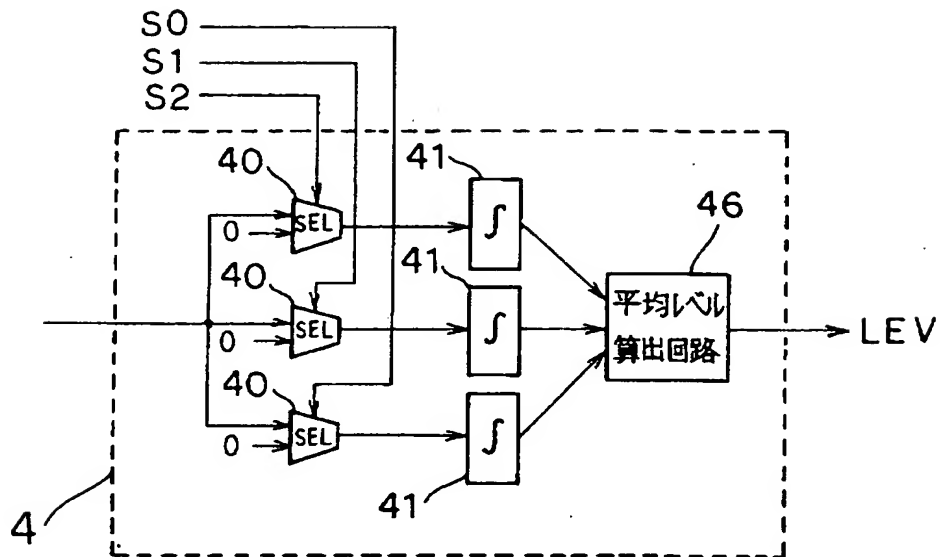
【図 8】



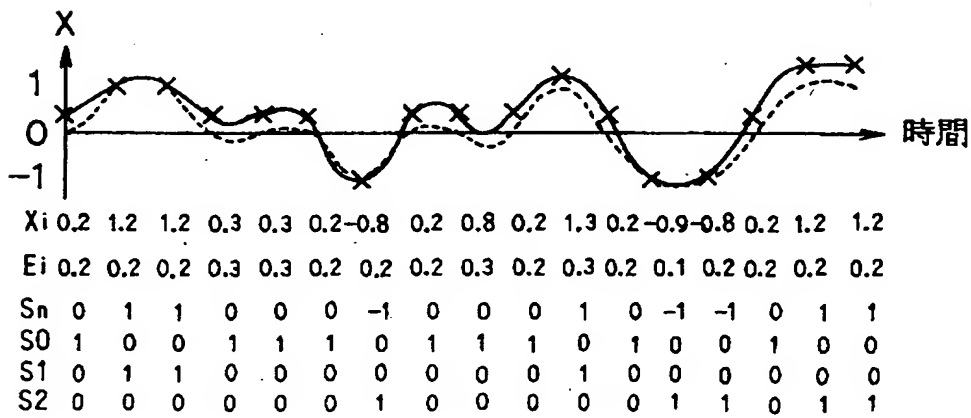
【図 9】



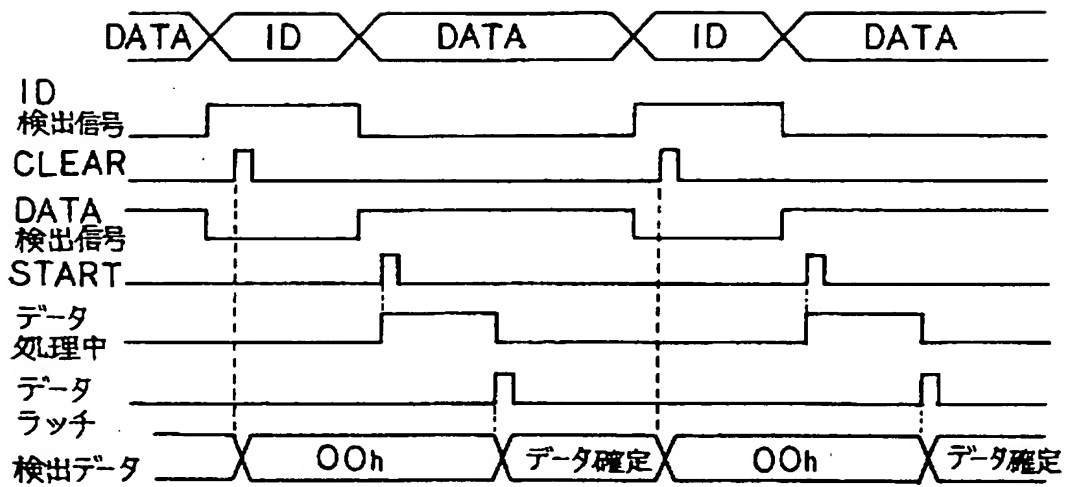
【図 1 0】



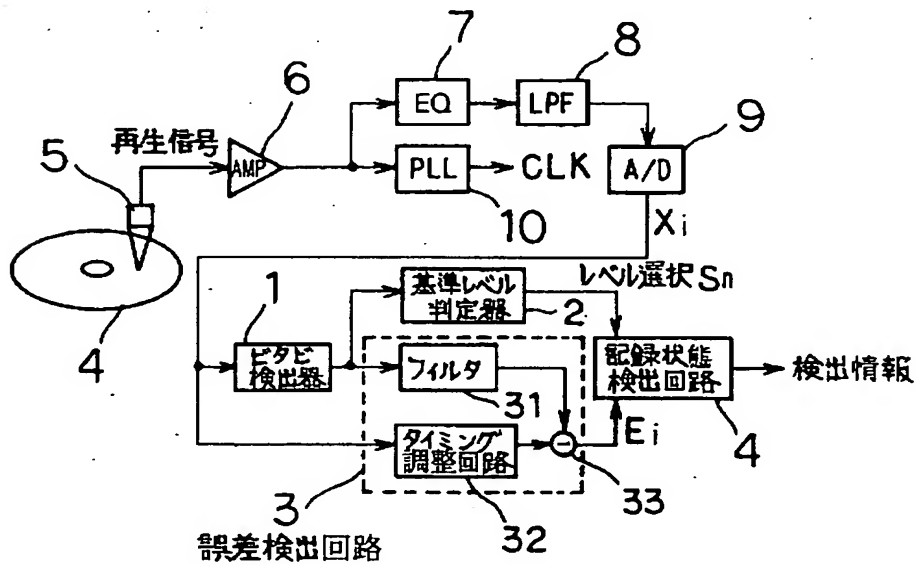
【図 1 1】



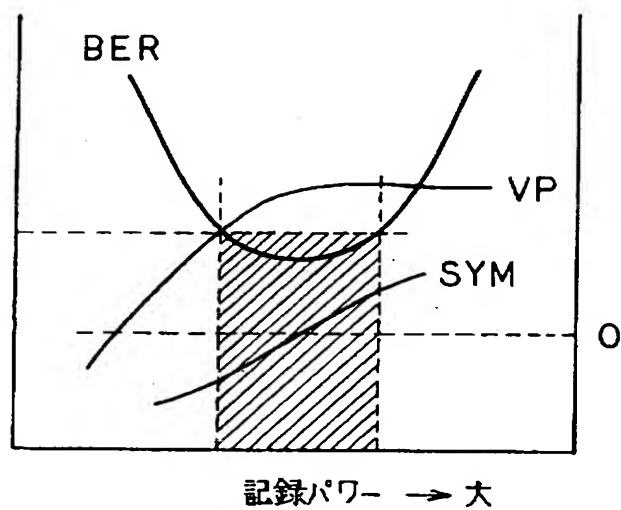
【図 1 2】



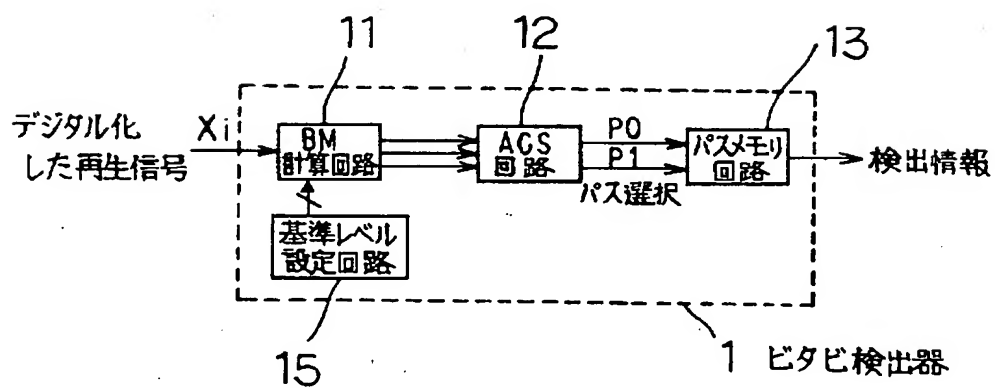
【図 1 3】



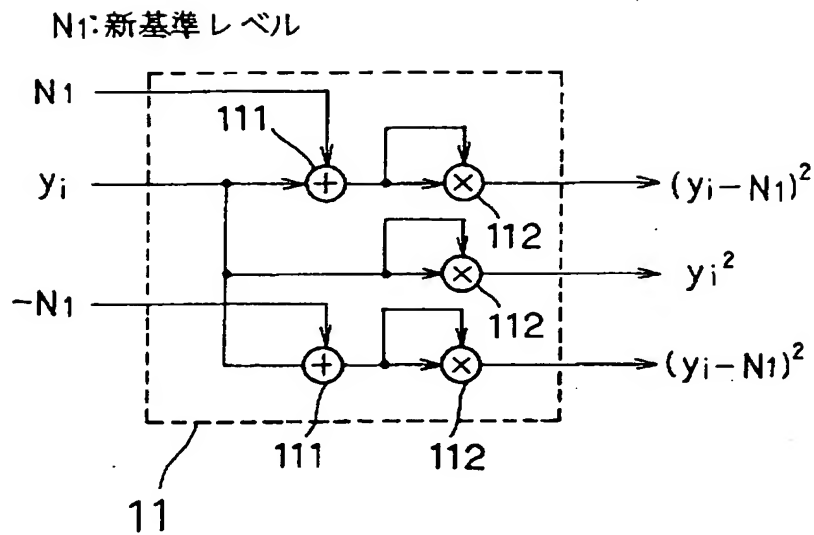
【図 14】



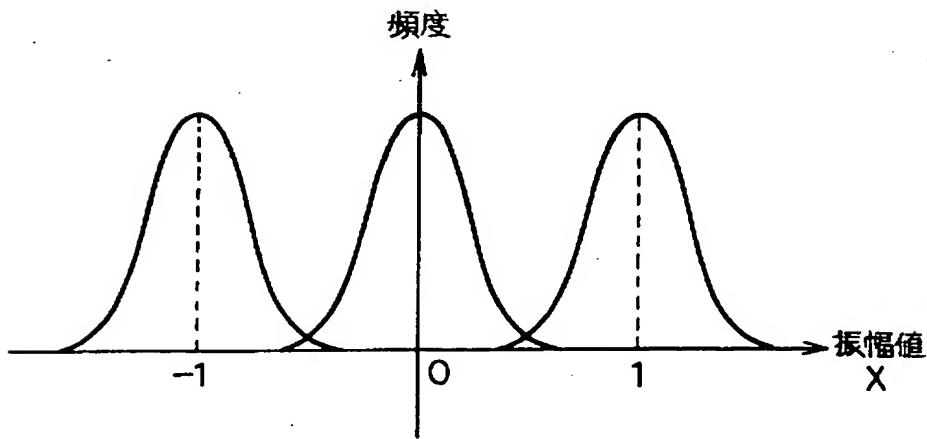
【図 15】



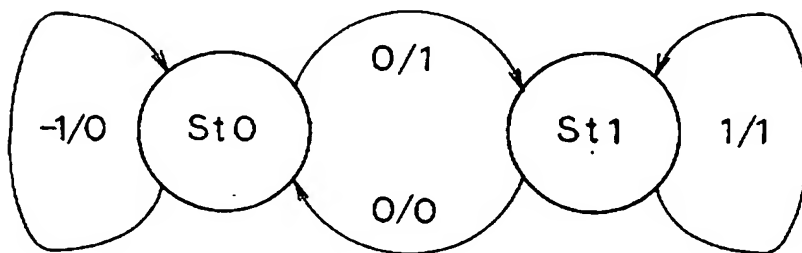
【図 1 6】



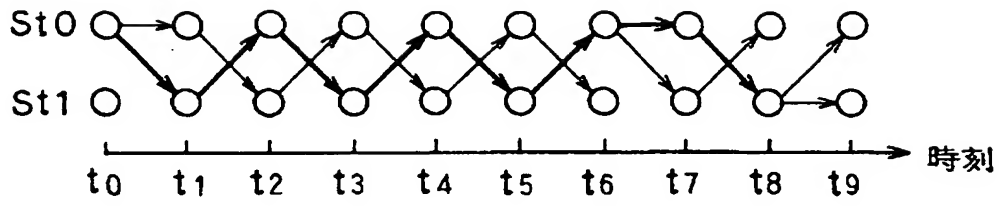
【図 1.7】



【図 1 8】



【図19】



【書類名】 要約書

【要約】

【課題】 高密度記録された情報にビタビ検出器を用いて再生を行う場合に、チャンネルに即した記録状態を検出できる記録状態検出装置を提供する。

【解決手段】 ディスク装置から読み出された再生信号は、帯域制限フィルタおよび等化器によって特定のチャンネル特性となるように補正された後、PLL回路により生成した同期クロックのタイミングでA/D変換器によりデジタル信号 $x_i$ として読み込む。 $x_i$ はビタビ検出器1に inputs され、ビタビ検出出力信号を得る。ビタビ検出出力は基準レベル判定器2と誤差算出回路3に inputs される。誤差算出回路はデジタル信号 $x_i$ とビタビ検出出力との差 $E_i$ を算出し、記録状態検出回路4に出力する。記録状態検出回路4は基準レベル判定器2の出力を用いて振幅または振幅レベルとアシンメトリを検出し、検出情報を出力する。

【選択図】 図1

出 願 人 履 歴 情 報

識別番号 [000004237]

1. 変更年月日	1990年 8月29日
[変更理由]	新規登録
住 所	東京都港区芝五丁目7番1号
氏 名	日本電気株式会社